

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-067623

(43)Date of publication of application : 19.03.1993

(51)Int.Cl.

H01L 21/331

H01L 29/73

(21)Application number : 03-226722

(71)Applicant : NEC CORP

(22)Date of filing : 06.09.1991

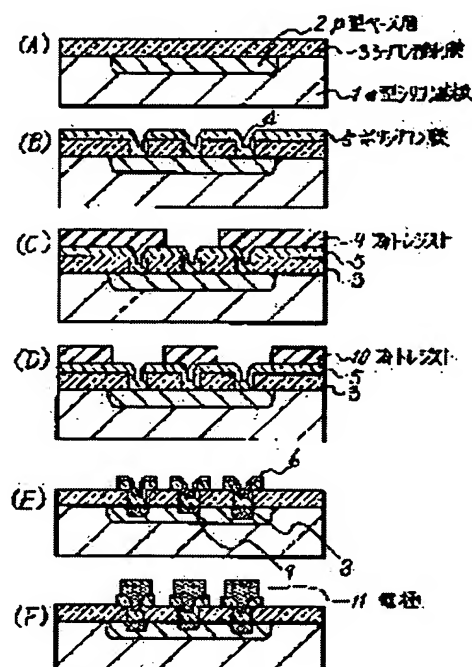
(72)Inventor : TSUDA HIROSHI

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To suppress the irregularity of the diffusion layer of a semiconductor device, and to univocally determine DC characteristics.

CONSTITUTION: After a silicon oxide film 3 has been formed on an N-type silicon substrate 1, a P-type base layer 2 is formed. An aperture 4 is perforated, and a polysilicon film 5 is formed. Using photoresists 9 and 10, arsenic ions are implanted into the aperture part where an emitter region 7 will be formed, boron ions are implanted into the aperture part 6 where a base-contact region will be formed, and then the ions are diffused by conducting a heat treatment.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-67623

(43)公開日 平成5年(1993)3月19日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 21/331  
29/73

識別記号

庁内整理番号

F I

技術表示箇所

7377-4M

H 0 1 L 29/ 72

審査請求 未請求 請求項の数 2 (全 4 頁)

(21)出願番号 特願平3-226722

(22)出願日 平成3年(1991)9月6日

(71)出願人 000004237

日本電気株式会社  
東京都港区芝五丁目7番1号

(72)発明者 津田 博

東京都港区芝五丁目7番1号日本電気株式  
会社内

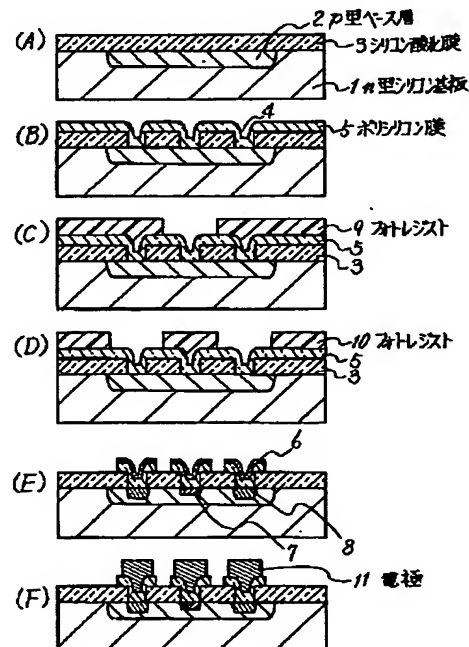
(74)代理人 弁理士 内原 晋

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】半導体装置の拡散層のパラツキを抑え、直流特性を一義的に決定する。

【構成】n型シリコン基板1上にシリコン酸化膜3を形成後、p型ベース層2を形成する。開口部4を開口して、ポリシリコン膜5を形成する。フォトリソist 9及び10を用いて、エミッタ領域7を形成する開口部には砒素をイオン注入し、ベース・コンタクト領域を形成する開口部6にはボロンをイオン注入した後、熱処理してイオン拡散を行う。



## 【特許請求の範囲】

【請求項1】 半導体基板上に絶縁膜を形成する工程と、前記半導体基板上で前記絶縁膜下一導電型の第1の半導体領域を形成する工程と、前記絶縁膜に複数の開口部を形成する工程と、前記絶縁膜及び前記開口部にポリシリコン膜を形成する工程と、第1の開口部に他の導電型の不純物イオンを注入する工程と、第2の開口部に一導電型の不純物イオンを注入する工程と、前記第1の開口部下に他の導電型の第2の半導体領域を前記第2の開口部下に一導電型の第3の半導体領域をそれぞれ同時に形成する工程を含むことを特徴とする半導体装置の製造方法。

【請求項2】 前記第1の半導体領域をベース領域とし、第2の半導体領域をエミッタ領域とし、第3の半導体領域をベースコンタクト領域としてトランジスタを形成することを特徴とする請求項1記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は半導体装置の製造方法に関し、特にプレーナ構造を有する高周波トランジスタや高周波集積回路を有する半導体装置の製造方法に関する。

## 【0002】

【従来の技術】従来高周波トランジスタは図3に示すような工程断面図により製造していた。

【0003】まず図3Aに示すように、n型シリコンエピタキシャル層1にp型ベース層2を形成する。p型ベース層2は、特に高周波トランジスタでは非常に薄い拡散層を必要とするため低加速電圧でのイオン注入法により行なう。この後、シリコン酸化膜3を形成する。

【0004】次に、エミッタ及びベースコンタクトの開口部4を、このシリコン酸化膜3に形成する(図3B)。プレーナ型の高周波トランジスタではエミッタとベースの間隔が非常に狭くなるため、ここではエミッタとベースコンタクト部を同時に開口する。

【0005】続いて、図3Cに示すように、ポリシリコン膜5を1000～3000オングストロームの厚さで形成し、これにエミッタの拡散源となる砒素をイオン注入法により拡散する。イオン注入量は $1 \times 10^{16} \text{ cm}^{-2}$ 程度である。

【0006】この後、図3Dに示すようにシリコン酸化膜6を形成し、フォトレジスト法によりエミッタ開口部のみポリシリコン膜5を残すようにパターニングを行なう。パターニング後、900～1000℃の窒素雰囲気中で熱拡散を行なうことによりエミッタ拡散層7を形成する。ポリシリコン5からの砒素拡散により0.5μmの浅い拡散深さを有するエミッタ拡散層7が形成される。

【0007】この後、ベースコンタクト部と電極とのオ

ーミックコンタクトを得、ベースコンタクト部の表面濃度を上げるため、ボロン拡散を900℃位の温度で行なったのが図3Eであり、このあと電極を形成して高周波トランジスタができあがる。

## 【0008】

【発明が解決しようとする課題】この従来の高周波トランジスタの製造方法では、特に高周波化を進める上で次のような問題点がある。

【0009】まず、より高周波化するためには、図3Dの工程でのエミッタ拡散温度を低温化させる必要があり、実際の拡散温度は900℃程度に低温化させている。このため、このあとの工程でのコンタクトボロン拡散時にエミッタ拡散領域の不純物が再拡散して電流増幅率、コレクタ・ベース間耐圧等の直流特性が変動してしまい制御が不可能となってきた。

【0010】また、これに対処するため、コンタクトボロンをイオン注入法に行なう場合、表面濃度を得るために $1 \times 10^{15} \text{ cm}^{-2}$ 以上のドーザ量が必要となるが、この時、ベース拡散層よりボロンが深く入ってしまい、コレクタ・ベース容量が大きくなったり、ウェハー面内でバラツキが大きくなるという問題があった。

## 【0011】

【課題を解決するための手段】本発明の製造方法によれば、半導体基板上に絶縁膜を形成する工程と、半導体基板上で絶縁膜下一導電型の第1の半導体領域を形成する工程と、絶縁膜に複数の開口部を形成する工程と、絶縁膜及び開口部にポリシリコン膜を形成する工程と、第1の開口部に他の導電型の不純物イオンを注入する工程と、第2の開口部に一導電型の不純物イオンを注入する工程と、第1の開口部下に他の導電型の第2の半導体領域を第2の開口部下に一導電型の第3の半導体領域をそれぞれ同時に形成する工程を含む半導体装置が得られる。

【0012】更に、本発明の製造方法によれば、前述の第1の半導体領域をベース領域とし、第2の半導体領域をエミッタ領域とし、第3の半導体領域をベースコンタクト領域としてトランジスタを形成する半導体装置が得られる。

【0013】本発明の製造方法はプレーナ型の高周波トランジスタの製造に適するが、イオン拡散を一義的に決定することが好ましいその他の半導体装置にも適用することができる。

## 【0014】

【実施例】次に、本発明について図面を参照して説明する。

【0015】図1は本発明による半導体装置の製造方法の第1の実施例を示す工程断面図である。

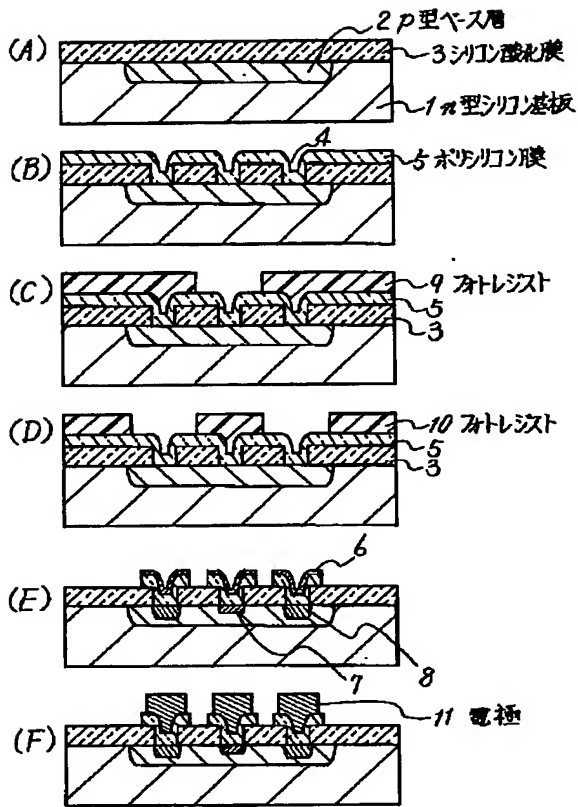
【0016】図1Aに示すようにn型シリコン基板1にp型ベース層2を形成し、基板上をシリコン酸化膜3で覆う。これに、エミッタ及びベースコンタクトの開口部

4

【発明の効果】以上説明したように、本発明はエミッタ\*

17 砒素擴散層

【図1】



【図3】

